**Схема электрическая структурная**

Блок синхронизации

16KB

ППЗУ

2KB

ОЗУ

Модуль управления питанием

Стаб. напр., БСПН/БМПН

SYS

Сторожевой таймер

Управление портами

Порты I/O P1 16 I/Os

Резисторы подтяжки к питанию/ земле

Порты I/O P2 16 I/Os

Резисторы подтяжки к питанию/ земле

CPU и

регистровый файл

Отладочный модуль

18-бит АЦП

MPY32

Аппаратный умножитель

TA0

Timer\_A

TD0

Timer\_D

TD1

Timer\_D

USCI

UART, SPI, I2C

REF

Генератор

опорных

напряжений

3 канала DMA

MCLK

RЕSЕT

VCCD

DGND

VCCA

AGND

VCCDR

DRGND

TA

16

16

TD

VINP(0-1)

VCM(0-1)

VINM(0-1)

2

2

2

ACLK

SMCLK

MCLK

NMI

WDT

CLK\_ADC

SCLK\_(0-1) nSS\_(0-1)

RX(0-3) TX(0-3) MISO\_(0-1) MOSI\_(0-1)

VREFP VREFM VCM\_REF