**Условное графическое обозначение микросхемы**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | MCLKCLK\_ADCCLK\_UART | **ADC&MPU** | 🡨🡪 Z |  |
| 19 | SCLK\_0SCLK\_1MOSI\_0MISO\_0MOSI\_1MISO\_1 | 80 |
| 55 | 86 |
| 77 | 82 |
|  | 81 |
|  | 88 |
|  |  | 87 |
|  |  |
| 18 | NMInSS\_0nSS\_1RESET | 🡨🡪 Z |  |
| 83 | TA<0>TA<1>TA<2>TA<3>TA<4>TA<5>TA<6>TA<7>TA<8>TA<9>TA<10>TA<11>TA<12>TA<13>TA<14>TA<15> | 10 |
| 89 | 9 |
| 20 | 8 |
|  | 7 |
| 92 | RX0RX1RX2RX3 | 140 |
| 94 | 139 |
| 98 | 138 |
| 100 | 137 |
|  | 134 |
| 13 | TMDTDBGTPHASETWRITEOTPWRITE | 133 |
| 14 | 132 |
| 15 | 131 |
| 16 | 128 |
| 104 | 127 |
|  | 126 |
| 56 | VREFPVREFMVCM\_REF | 125 |
| 57 |  |
| 58 | 🡨🡪 Z |  |
|  | TD<0>TD<1>TD<2>TD<3>TD<4>TD<5>TD<6>TD<7>TD<8>TD<9>TD<10>TD<11>TD<12>TD<13>TD<14>TD<15> | 52 |
|  | VINP\_0VINM\_0VCM\_0 | 51 |
| 61 | 50 |
| 62 | 49 |
| 63 | 46 |
|  | 45 |
|  | 44 |
|  | VINP\_1VINM\_1VCM\_1 | 43 |
| 64 | 32 |
| 67 | 31 |
| 68 | 30 |
|  | 29 |
|  | 26 |
|  | WDT | 25 |
| 21 | 24 |
|  | 23 |
|  | VCCDVCCAVCCDRDGNDAGNDDRGNDSHGND |  |  |
| См. примеч. 1 | TX0TX1TX2TX3 |
| См. примеч. 2 |  |
| 113 | 93 |
| См. примеч. 3 | 95 |
| См. примеч. 4 | 99 |
| 114 | 101 |
| 1 |  |
|  |

Примечания:

1. Шина VCCD разведена на выводы: 6, 12, 22, 28, 42, 48, 54, 60, 66, 79, 85, 91, 97, 103, 124, 130, 136.

2. Шина VCCА разведена на выводы: 116, 117, 119, 122.

3. Шина DGND разведена на выводы: 2, 3, 4, 5, 11, 17, 27, 33, 34, 35, 36, 37, 38, 39, 40, 41, 47, 53, 59, 65, 69, 70, 71, 72, 73, 74, 75, 76, 78, 84, 90, 96, 102, 105, 106, 107, 108, 109, 110, 111, 112, 123, 129, 135, 141, 142, 143, 144.

4. Шина AGND разведена на выводы: 115, 118, 120, 121.